



**100 лет
ДОННТУ**



Донецкий Национальный
Технический университет

Факультет Компьютерных
Наук и Технологий

СБОРНИК МАТЕРИАЛОВ

**XII МЕЖДУНАРОДНОЙ
НАУЧНО-ТЕХНИЧЕСКОЙ
КОНФЕРЕНЦИИ**

**ИУС
МКМ**

**26–27 мая 2021
г. Донецк**

**В РАМКАХ VII МЕЖДУНАРОДНОГО НАУЧНОГО ФОРУМА
ДОНЕЦКОЙ НАРОДНОЙ РЕСПУБЛИКИ**

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ
ДОНЕЦКОЙ НАРОДНОЙ РЕСПУБЛИКИ**

**ГОУ ВПО «ДОНЕЦКИЙ НАЦИОНАЛЬНЫЙ
ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»**

**ФАКУЛЬТЕТ
КОМПЬЮТЕРНЫХ НАУК И ТЕХНОЛОГИЙ**



**ИНФОРМАТИКА, УПРАВЛЯЮЩИЕ СИСТЕМЫ,
МАТЕМАТИЧЕСКОЕ И КОМПЬЮТЕРНОЕ
МОДЕЛИРОВАНИЕ
(ИУСМКМ-2021)**

**Материалы XII Международной научно-технической
конференции в рамках
VII Международного Научного форума
Донецкой Народной Республики
к 100-летию ДонНТУ**

26–27 мая 2021 г.

г. Донецк, ДОННТУ – 2021

ИУСМКМ-2021 : материалы XII Международной научно-технической конференции «Информатика, управляющие системы, математическое и компьютерное моделирование» / Донецкий нац. техн. ун-т ; сост.: А. И. Воронова, Т. А. Васяева ; под ред. Р. В. Мальчевой. – Донецк : ДОННТУ, 2021. – 149 с.

Сборник подготовлен по результатам XII Международной научно-технической конференции «Информатика, управляющие системы, математическое и компьютерное моделирование», проведенной в рамках VII Международного Научного форума Донецкой Народной Республики.

Организаторами конференции выступили Министерство образования и науки ДНР; ГОУ ВПО «Донецкий национальный технический университет» (ДонНТУ), факультет компьютерных наук и технологий (ФКНТ), кафедра автоматизированных систем управления (АСУ); ФГАОУ ВО «Национальный исследовательский университет “Московский институт электронной техники”» (НИУ «МИЭТ»); ФГБОУ ВО «Кубанский государственный университет» (КубГУ); ФГАОУ ВО «Севастопольский государственный университет» (СевГУ).

Материалы, вошедшие в сборник, представлены научно-педагогическими сотрудниками, аспирантами, магистрантами и студентами высших учебных заведений из России, Беларуси, ДНР и ЛНР.

Рекомендовано к публикации на заседании Ученого совета ФКНТ ДонНТУ.
Протокол № 5 от «18» июня 2021 г.

Организационный комитет:

Аноприенко А. Я., к. т. н., проф., ректор ДОННТУ; **Николаенко Д. В.**, к. т. н., доц., декан ФКНТ ДОННТУ; **Секирин А. И.**, к. т. н., доц., зав. каф. АСУ ДОННТУ; **Кожухов И. Б.**, д. ф.-м. н., проф., проф. каф. «Высшая математика № 1» НИУ «МИЭТ»; **Шевченко В. И.**, к. т. н., доц., зав. каф. «Корпоративные информационные системы» СевГУ; **Алексеев Е. Р.**, к. т. н., доц., доц. каф. «Информационные образовательные технологии» КубГУ; **Лапицкая Н. В.**, к. т. н., доц., зав. каф. «Программное обеспечение информационных технологий» учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»; **Пацей Н. В.**, к. т. н., доц., зав. каф. «Программная инженерия» учреждения образования «Белорусский государственный технологический университет»; **Мальчева Р. В.**, к. т. н., доц., проф. каф. «Компьютерная инженерия» ДОННТУ; **Хмелевой С. В.**, к. т. н., доц., доц. каф. АСУ ДОННТУ; **Васяева Т. А.**, к. т. н., доц., доц. каф. АСУ, зам. декана ФКНТ ДОННТУ; **Воронова А. И.**, асс. каф. АСУ ДОННТУ; **Андриевская Н. К.**, ст. преп. каф. АСУ ДОННТУ; **Соломченко Н. Н.**, нач. отдела ТСО ДОННТУ.

Адрес оргкомитета:

283001, г. Донецк, просп. 25-летия РККА, 1, Донецкий национальный технический университет, 8 учебный корпус, ФКНТ, кафедра АСУ, ком. 8.601.

E-mail: iuskm@donntu.org

УДК 004.274

FPGA-РЕАЛИЗАЦИЯ ВЕКТОРНО-МАТРИЧНЫХ УМНОЖЕНИЙ

Мальчева Р. В.¹, Воронова А. И.¹, Дегтярева И. И.²

¹Донецкий национальный технический университет,
кафедра компьютерной инженерии;

²Полесский государственный университет,
кафедра информационных технологий и интеллектуальных систем

E-mail: raisa.malcheva@yandex.ru, alyonavoronova12@gmail.com, degtiareva.i@polessu.by

Аннотация:

Мальчева Р. В., Воронова А. И., Дегтярева И. И. FPGA-реализация векторно-матричных умножений. Выполнен анализ преимуществ FPGA с точки зрения применения в графических системах. Приведены математические выражения для преобразования параметров луча из системы координат наблюдателя в систему координат объекта. Дана структура аппаратной поддержки реализации этих операций на FPGA. Также общая реализация матрично-векторного умножения адаптирована для алгоритма трассировки лучей. Результаты показывают возможность использования FPGA для высокоскоростных генераторов изображений в реальном времени.

Annotation:

Malcheva R. V., Voronova A. I., Degtiareva I. I. FPGA realization of vector-to-matrix multiplications. The benefits of FPGA for graphics applications are discussed. The mathematical equations to convert the Ray's parameters from observer coordinate system to an object system are defined. The hardware support to realize these operations on FPGA are done. The general matrix-vector realization on FPGA is adapted for Ray-Tracing algorithm. The results indicate the feasibility of using FPGA for real-time high speed image generation.

Введение

Большинство алгоритмов, которые используются в цифровой обработке сигналов, обработке изображений и видео, компьютерной визуализации и других применениях компьютерной графики для достижения высокой производительности в качестве базовых операций используют векторно-матричные преобразования [1]. Многие различные архитектуры и технологии программирования эволюционировали для обеспечения лучшего применения FPGA, что делает их экономически выгодной и привлекательной альтернативой компьютерам с традиционной архитектурой.

Современные FPGA имеют прекрасную плотность логики, низкую стоимость изготовления и технические характеристики, сопоставимые с микропроцессорами. Имея несколько миллионов программируемых ячеек в кристалле, современная FPGA может быть использована для реализации цифровой системы, способной работать на частотах до 600 МГц. При этом многие задачи можно реализовать, используя одну FPGA. Это весьма экономично для специализированных приложений [2].

Значительные технологические достижения привели к архитектуре, которая сочетает FPGA логические блоки и соединительные матрицы с одним или несколькими микропроцессорами, встроенной интеллектуальной собственностью (ИС) ядер, блоком памяти, блоками цифровой обработки сигналов, интегрированными на одной микросхеме для реализации программируемых «систем-на-кристалле» (PSoC) [3]. Примерами PSoC являются Xilinx Virtex-II Pro, Virtex-4, Virtex-5 и Virtex-6 семейства FPGA, которые включают в себя один или несколько относящихся к основным процессорных ядер PowerPC, встроенных наряду с логикой FPGA. Также доступны процессорные ядра, реализующиеся с помощью логики FPGA. Многие процессорные ядра Xilinx имеют доступ к 32-разрядным MicroBlaze и PicoBlaze, а также Altera Nios и 32-разрядным процессорам Nios II.

Целью исследований является оценка производительности аппаратной реализации умножений векторов на матрице с использованием технологии FPGA.

Задача исследований – адаптация FPGA-реализации общего математического аппарата векторно-матричных умножений для алгоритма трассировки лучей и оценка производительности такой реализации.

Математическая база

Алгоритм обратной трассировки лучей, т. е. поиск пересечения луча с объектами сцены, укрупненно можно представить как повторяемые для каждого фрагмента экрана операции по формированию параметров луча, исходящего из точки наблюдения через трассируемый фрагмент экрана, и затем поиск пересечения луча с объектами сцены, подготовленной заранее.

При реализации алгоритма трассировки лучей используется параметрическое уравнение луча (1):

$$\begin{aligned}x &= x_v^0 + t^* \cdot v_x^0, \\y &= y_v^0 + t^* \cdot v_y^0, \\z &= z_v^0 + t^* \cdot v_z^0,\end{aligned}\tag{1}$$

где $[x_v^0, y_v^0, z_v^0, 1]$ – начало луча, в системе координат объекта;

$[v_x^0, v_y^0, v_z^0]$ – вектор, определяющий направление луча;

t^* – параметр, используемый для поиска пересечения луча с объектом сцены.

Для каждого синтезируемого кадра в систему синтеза поступают вектора текущего положения систем координат объекта, $P_o(x, y, z, \psi, \theta, \gamma)$, и наблюдателя, $P_n(x, y, z, \psi, \theta, \gamma)$. По углам (ψ, θ, γ) соответствующего вектора рассчитываются матрицы преобразований из системы координат наблюдателя в глобальную (мировую) систему координат, $E[3][3]$, и из глобальной – в систему координат объекта, $D[3][3]$.

Луч пропускается через каждый фрагмент (i, j) окна наблюдения. Его началом служит точка $[x_{ij}, y_{ij}, z_{ij}]$, вычисляемая в системе координат наблюдателя по размерам окна (a_o, b_o) и расстоянию от точки наблюдения до окна, (d_o) .

Затем координата начала луча преобразуется в глобальную систему координат, т.е. умножается на соответствующую матрицу преобразования $E(3,3)$:

$$\begin{aligned}x_v &= x_{ij} \cdot E_{00} + y_{ij} \cdot E_{01} + z_{ij} \cdot E_{02} + P_{n.x}, \\y_v &= x_{ij} \cdot E_{10} + y_{ij} \cdot E_{11} + z_{ij} \cdot E_{12} + P_{n.y}, \\z_v &= x_{ij} \cdot E_{20} + y_{ij} \cdot E_{21} + z_{ij} \cdot E_{22} + P_{n.z}.\end{aligned}\tag{2}$$

Используя полученное значение и матрицу преобразования $D(3,3)$, координата начала луча преобразуется в систему координат объекта:

$$\begin{aligned}x_v^0 &= x_v \cdot D_{00} + y_v \cdot D_{01} + z_v \cdot D_{02} + P_{o.x}, \\y_v^0 &= x_v \cdot D_{10} + y_v \cdot D_{11} + z_v \cdot D_{12} + P_{o.y}, \\z_v^0 &= x_v \cdot D_{20} + y_v \cdot D_{21} + z_v \cdot D_{22} + P_{o.z}.\end{aligned}\tag{3}$$

Направление луча задается вектором $[v_x, v_y, v_z]$ в глобальной системе координат. Затем параметры вектора преобразуются в систему координат объекта также путем

умножения вектора на матрицу. Как видно из формул (2)-(3), для расчета параметров луча необходимо выполнять матрично-векторные умножения с накоплением результатов.

Функциональная организация блока

Умножение матрицы на вектор является типичной операцией и используется во многих приложениях синтеза и обработки изображений. Оно требует выполнения нескольких операций умножения с накоплением результатов (MAC). В процессорах обработки сигналов (DSP) общая производительность ограничена числом операций умножения и сложения, которые могут выполняться параллельно, поэтому в DSP используется несколько тактов для выполнения всех необходимых операций MAC. Современные FPGA, с другой стороны, снабжены большим количеством встроенных аппаратных ресурсов, таких как DSP48 блоки, умножители, блок ОЗУ и т. д. [3]. Это может обеспечить более высокую и более эффективную скорость обработки при соответствующей адаптации алгоритма, т.е. кодирования его таким образом, чтобы встроенные ресурсы использовались эффективно. В [4] предложен предварительный проект аппаратного блока умножения матрицы на вектор.

Для эффективной реализации и максимального ускорения, используется целочисленная арифметика, параметры с плавающей запятой масштабируются до 32-битного целого. Конструкция включает в себя вычисление $G = A \cdot C$, где A – матрица размером 1024×28 , C и G являются векторами, размер вектора C 28×1 , размер вектора G – 1024×1 . Умножение матрицы на вектор осуществляется трансляцией строки матрицы A и умножением соответствующих элементов колонки вектора C . Последовательность операций при вычислении матрично-векторного умножения выглядит следующим образом:

- ввод отдельных элементов строки матрицы и отдельных элементов вектора C ;
- сохранение этих элементов во внутренних буферах строк и столбцов, соответственно;
- умножение элементов строк и столбцов;
- накопление выходных данных умножителя и обратная запись результатов в выходные буферы.

Буферы ввода и вывода реализованы на FPGA. Умножение матрицы на вектор обычно включает в себя MAC-операции (устройства типа «умножить и сохранить»). Устройство состоит из MAC умножителя и аккумулятора. Строки и столбцы элементов представляются в виде двух входов на умножитель. Упрощенная схема обработки элемента для матрично-векторного умножения показана на рис. 1.

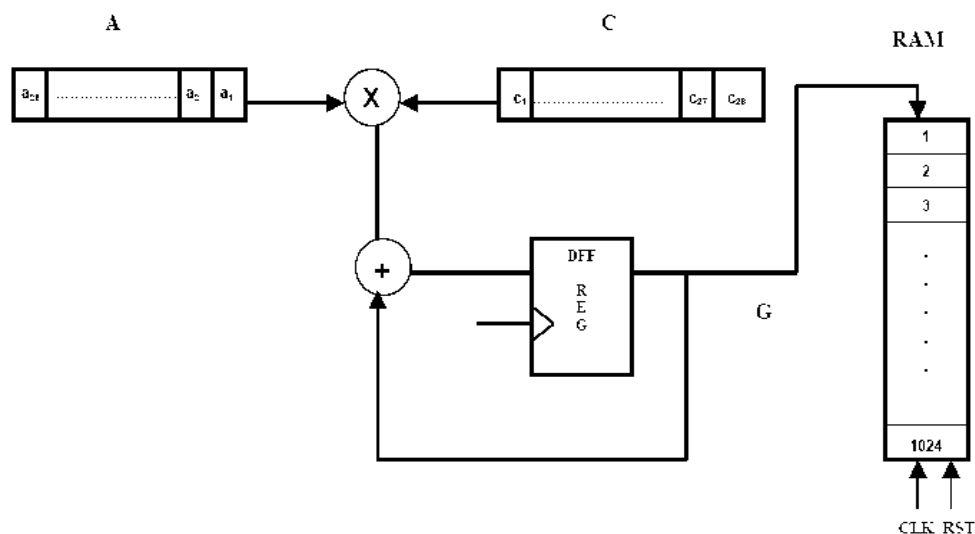


Рисунок 1. Архитектура блока умножения матрицы на вектор

Выходной сигнал умножителя непосредственно подается в аккумулятор как один из входов. Предыдущий выход накапливающего сумматора подается обратно в качестве второго входного сигнала. Устройство МАС ставит каждый элемент матрицы A и каждый элемент вектора C в ряд основного формата, умножает их и добавляет в промежуточный результат. Этот процесс повторяется до последнего элемента строки и столбца C . Значения подаются в последовательном порядке. Если сигнал сброса имеет высокий уровень, содержимое регистров A и C будут удалено. После того, как результаты сформированы, первый элемент вектора G доступен на последовательном выходе, и этот выход сохраняется во встроенной памяти микросхемы, как показано на рис. 1. Эта операция повторяется, и процесс продолжается, пока все строки матрицы не будут обработаны. В результате все элементы выходного вектора G доступны в соответствующих ячейках памяти.

Исследования производительности блока

Для проверки работоспособности и оценки производительности FPGA-реализации, алгоритм был адаптирован к использованию нескольких матриц размером 3×3 , закодирован в VHDL и реализован на Virtex-4 (xc4vlx200ff1513, скорость класса – 11) с использованием инструментария Xilinx ISE 9.2i. Проект был синтезирован в Virtex-4 FPGA и оптимизирован по скорости.

Выполнен анализ использования аппаратного ресурса для 500 умножений векторов размером 3×1 на матрицы размером 3×3 . Как показали результаты исследований, задействованными оказались только 14 % ячеек, 5 % LUT-элементов (look-up table) и 57 % DSP48, что оставляет достаточно пространства для реализации нескольких параллельных процессов на одной микросхеме FPGA.

Для оптимизации ISE в настройках была установлена максимальная тактовая частоты. Общее время обработки с использованием Virtex-4 FPGA составило 58,93 мкс; это эквивалентно пропускной способности 16 970 кадров в секунду. Полученные результаты свидетельствуют о целесообразности использования FPGA в режиме реального времени с высокой скоростью для алгоритмов обработки изображений, использующих умножение матрицы на вектор.

Выводы

Полученные результаты свидетельствуют о целесообразности использования FPGA в режиме реального времени с высокой скоростью для алгоритмов обработки изображений, использующих умножение матрицы на вектор.

Направлением дальнейших исследований является исследование различных способов распараллеливания процессов как на одной микросхеме FPGA, так и на нескольких с целью определения эффективной конфигурации FPGA-базированной графической системы для синтеза изображений различного разрешения.

Литература

1. Plunkett D.J. The Vectorization of a Ray-Tracing Algorithm for Improved Execution Speed / D.J. Plunkett, M.J. Bailey // IEEE Computer Graphics and Application, 1985. - Vol.5, № 8. – pp. 53-60.
2. J. J. Rodriguez-Andina, M. J. Moure, and M. D. Valdes. Features, Design Tools and Application Domains of FPGAs // IEEE Trans. on Industrial Electronics, 2007. - Vol. 54, No. 4. - PP. 1810-1823.
3. Xilinx Inc, Virtex-5 multiplatform FPGA, May 2006. 4. Syed M. Qasim, Ahmed A. Telba, Abdulhameed Y. AlMazroo. FPGA Design and Implementation of Dense Matrix-Vector Multiplication for Image Processing Application // Proceedings of the World Congress on Engineering and Computer Science, 2010. – Vol. I.

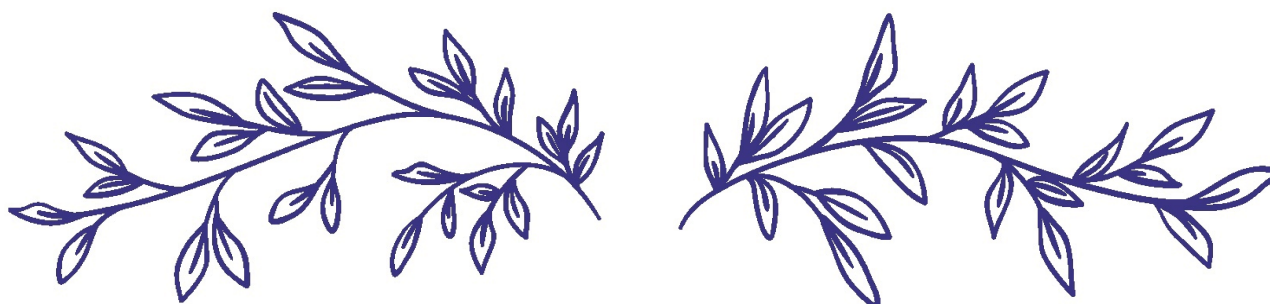
СОДЕРЖАНИЕ

стр.

Автоматизированная подсистема расчета рапортов на сдельные и повременные работы <i>Поляков И. А., Привалов М. В., Поляков А. И.</i>	7
Анализ данных телеметрии и надежности малых космических аппаратов <i>Скобцов. В. Ю.</i>	14
Анализ изображений чеков для учета финансовых средств потребителя <i>Ломакин Е. С., Мартыненко Т. В., Шевченко В. И.</i>	15
Анализ параметров для компьютерной системы контроля электрических импульсов тела человека <i>Хомутов В. С., Ниценко А. В., Штепа В. Н.</i>	20
Анализ сбалансированности работы торговых залов <i>Паршин А. Ю., Васяева Т. А., Ченгарь И. В.</i>	25
Веб-ориентированная рекомендательная система интернет-бронирования отелей <i>Ясницкий М. В., Васяева Т. А., Сергеев Н. О.</i>	29
Генетический алгоритм для решения задачи оптимизации потребления электроэнергии в жилом доме <i>Хмелевой С. В., Усова А. С., Ченгарь О. В.</i>	35
Использование геометрических интерполянтов для численного решения уравнения Лапласа в прямоугольнике <i>Шевчук О. А.</i>	41
Исследование возможностей Unified Extensible Firmware Interface для работы с файловыми системами, файлами и каталогами <i>Якубов Я. А., Чередникова О. Ю., Янковский И. А.</i>	42
Исследование проблематики пространства имен в редакторах онтологий <i>Филипишин Д. А., Григорьев А. В., Тракалюк В. Р.</i>	47
Компиляция математических выражений с помощью Linq.Expression <i>Луценко Д. Ю.</i>	53
Методы и программные средства контроля работоспособности локальных сетей <i>Литвяк А. В., Григорьев А. В., Соляников В. С.</i>	54
Мобильное приложение для взаимодействия студентов группы с преподавателями <i>Чередникова О. Ю., Польченко М. А., Володько О. В.</i>	59
Обзор модуля «Эргономический дизайн и анализ» и его использование в краш-тестах транспортных средств <i>Горбачева Е. Д., Григорьев А. В., Огарок А. М.</i>	65
Обработка естественного языка <i>Золушкин Ю. А., Васяева Т. А., Малицкая А. А.</i>	71
Опыт участия в международных соревнованиях по анализу данных как способ стимулирования исследовательских навыков обучающихся <i>Багаев И. В., Канищев И. С., Охалкин В. П., Шатров А. В.</i>	79
Анализ технологий для создания дополненной реальности <i>Крахмаль М. В.</i>	80

RAD-модель разработки ПО в экстремальных условиях бизнес-требований <i>Гранкина Т. О.</i>	81
От генетических алгоритмов к метаэвристикам <i>Скобцов Ю. А.</i>	87
Поиск ключевых точек лица для задачи распознавания эмоций <i>Семёнова А. П., Павлыш В. Н.</i>	88
Развитие компонентов компьютерных систем и учебный процесс на примере курса «Программирование» <i>Максименко Н. С., Дорожко Л. И., Приходченко Е. И.</i>	89
Формирование QR-кода для учета срока годности лекарственных препаратов <i>Кондрашов А. В., Теплова О. В., Шевченко Д. Д.</i>	90
Формирование аналитических зависимостей для прогнозирования развития инерциальных датчиков информационно-компьютерной инфраструктуры <i>Аноприенко А. Я., Койбаш А. А., Максименко Н. С., Сидоров К. А.</i>	96
Подготовка специалистов по сетевым технологиям на основе образовательного продукта D-Link в условиях инновационного развития Донбасса <i>Ромасевич П. В., Смирнова Е. В.</i>	97
Полигоны и автоматы <i>Кожухов И. Б.</i>	98
Построение среды дистанционного обучения на основе свободного программного обеспечения <i>Жданович П. Б.</i>	99
Применение имитационного моделирования для принятия решения по управлению закупками при децентрализованной схеме поставок товара <i>Мариничев И. И., Трачук Д. И., Светличная В. А.</i>	100
Применение обобщенных тригонометрических систем в спектральных задачах <i>Клово А. Г., Илюхин А. А., Куповых Г. В.</i>	105
Программное сопровождение решения задач статистической классификации в рамках машинного обучения на основе байесовского подхода <i>Маглеванный И. И., Карякина Т. И.</i>	110
Проектирование автоматизированной системы онлайн-поиска попутчиков <i>Шклярова Е. Ю., Землянская С. Ю., Мащенко Е. Н.</i>	115
Проектирование, изготовление и испытания бортового комплекса управления космическим аппаратом дистанционного зондирования Земли <i>Гранкина О. О.</i>	123
Разработка модификации алгоритма синтеза речи при построении автоматизированных систем распознавания языка жестов <i>Коптев С. А., Мартыненко Т. В., Стрельникова В. В.</i>	128
Разработка специализированного устройства на базе ПЛИС для реализации операций сложения и вычитания чисел с плавающей запятой <i>Авксентьева О. А., Выростков Д. И., Мальчева Р. В.</i>	134

Сервис для организации онлайн-бронирования гостиниц <i>Дручевский Д. В., Рычка О. В., Капков Ю. Д.</i>	135
Тестирование аналоговых и аналогово-цифровых схем методами цифровой обработки сигналов <i>Нестеренко Д. О., Зинченко Ю. Е., Соленов В. Н.</i>	140
Управление энергопотреблением в системе «Умный дом» <i>Погорелов А. А., Мальчева Р. В., Володько Л. П.</i>	141
FPGA-реализация векторно-матричных умножений <i>Мальчева Р. В., Воронова А. И., Дегтярева И. И.</i>	145



ДонНТУ: 100-летний путь успеха Поздравляем с юбилеем!

